

Espacenet

Family list

1 application(s) for: JP2003318401 (A)

1. METHOD OF MANUFACTURING DEVICE, THE DEVICE, DISPLAY DEVICE AND ELECTRONIC APPARATUS					
Inventor: AOKI TAKASHI FURUSAWA MASAHIRO	Applicant: SEIKO EPSON CORP	EC:	IPC: G02F1/1368 H01L21/283 H01L21/3205 (+12)	Publication info: JP2003318401 (A) 2003-11-07	Priority Date: 2002-04-22

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-318401

(P2003-318401A)

(43) 公開日 平成15年11月7日 (2003.11.7)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 29/786		G 0 2 F 1/1368	2 H 0 9 2
G 0 2 F 1/1368		H 0 1 L 21/283	Z 4 M 1 0 4
H 0 1 L 21/283		29/78	6 1 7 J 5 F 0 3 3
21/3205		29/58	G 5 F 1 1 0
21/336		29/78	6 2 7 A
審査請求 未請求 請求項の数18 O L (全 11 頁) 最終頁に続く			

(21) 出願番号 特願2002-119963(P2002-119963)

(22) 出願日 平成14年4月22日 (2002.4.22)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 青木 敬

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 古沢 昌宏

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100079108

弁理士 稲葉 良幸 (外2名)

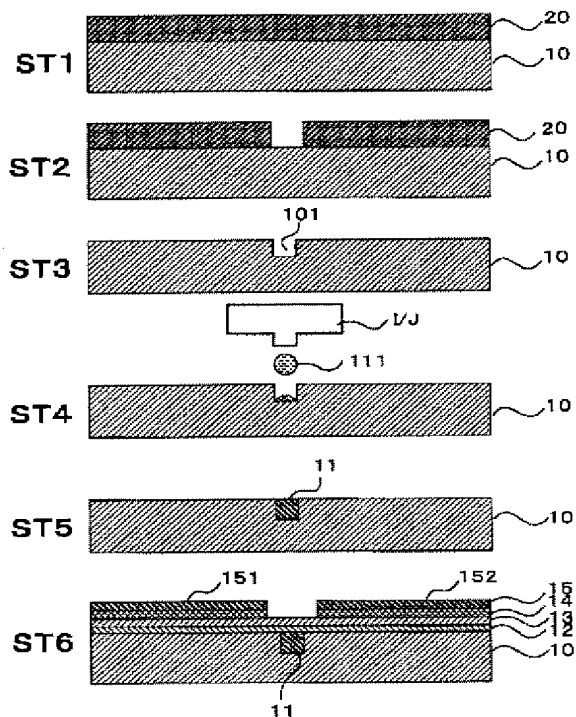
最終頁に続く

(54) 【発明の名称】 デバイスの製造方法、デバイス、表示装置、および電子機器

(57) 【要約】

【課題】 ボトムゲート型半導体装置に適した製造方法の提供。

【解決手段】 基板(10)の所定領域に溝部(101)を設ける工程、溝部(101)に導電パターン(11)を形成する工程、および導電パターン(11)を含む領域に当該導電パターン(11)をゲート電極とするデバイスを形成する工程を備える。フォトリソグラフィ法を使用しないので、大規模な設備を使用せず材料を無駄にしない。しかも、溝を利用してから材料液を充填するので、性能と精度が高いボトムゲート型半導体装置を製造することができる。



【特許請求の範囲】

【請求項 1】 基板の所定領域に溝部を設ける工程と、前記溝部に導電パターンを形成する工程と、前記導電パターンを含む領域に当該導電パターンをゲート電極とするデバイスを形成する工程と、を備えるデバイスの製造方法。

【請求項 2】 前記溝部を設ける工程は、前記溝部に相当する領域に開口部を有するマスクを前記基板上に設ける工程と、前記マスクを用いて前記基板をエッチングすることにより、前記溝部を形成する工程と、を備える、請求項 1 に記載のデバイスの製造方法。

【請求項 3】 前記マスクはレジスト材料を含む、請求項 2 に記載のデバイスの製造方法。

【請求項 4】 前記マスクを設ける工程に、フォトリソグラフィ法を適用する、請求項 3 に記載のデバイスの製造方法。

【請求項 5】 前記マスクを設ける工程に、液滴吐出法を適用する、請求項 3 に記載のデバイスの製造方法。

【請求項 6】 前記導電パターンを形成する工程の前に、前記溝部外の領域を、前記溝部よりも撥液性を高くする工程を備える、請求項 1 に記載のデバイスの製造方法。

【請求項 7】 前記溝部外の領域を前記溝部よりも撥液性を高くする工程は、前記溝部を含む前記基板上に撥液性材料を形成する工程と、前記溝部に形成された前記撥液性材料に紫外線を照射する工程と、を備える、請求項 6 に記載のデバイスの製造方法。

【請求項 8】 前記導電パターンを形成する工程では、前記エッチングする工程で用いた前記レジスト材料を残した状態で前記溝部に前記導電パターンを形成する、請求項 3 に記載のデバイスの製造方法。

【請求項 9】 前記導電パターン形成前に、前記レジストにプラズマ処理を行って前記レジストに撥液処理を施すことを特徴とする、請求項 8 に記載のデバイスの製造方法。

【請求項 10】 前記導電パターンを形成する工程では、導電パターン形成材料として、金属の微粒子を有機溶媒に分散させた液状体を用いた液滴吐出法を用いる、請求項 1 に記載のデバイスの製造方法。

【請求項 11】 前記導電パターンを形成する工程では、導電パターン形成材料を前記溝部に配置した後、所定の温度で焼成することにより前記導電パターンを形成する、請求項 1 に記載のデバイスの製造方法。

【請求項 12】 前記所定の温度は、150℃乃至500℃の範囲に設定される、請求項 11 に記載のデバイスの製造方法。

【請求項 13】 前記導電パターンを形成する工程では、前記導電パターンの表面と前記基板上表面とが略同一面になるように当該導電パターンを形成する、請求項

1 に記載のデバイスの製造方法。

【請求項 14】 前記デバイスを形成する工程は、前記ゲート電極が形成された前記基板上に絶縁膜を形成する工程と、前記絶縁膜上にシリコン膜を形成する工程と、前記シリコン膜上にドーパントが導入されたシリコン膜を形成する工程と、前記シリコン膜上に金属層を形成する工程と、を備える、請求項 1 に記載のデバイスの製造方法。

【請求項 15】 各前記工程で形成される各膜の少なくとも一つは、液状体をヘッドから吐出することによって形成される、請求項 14 に記載のデバイスの製造方法。

【請求項 16】 請求項 1 乃至 15 のいずれか一項に記載の方法で製造されたデバイス。

【請求項 17】 請求項 16 に記載のデバイスを備えている表示装置。

【請求項 18】 請求項 15 に記載のデバイスを備えている電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明は、いわゆるボトムゲート型の半導体装置の製造方法およびこの方法で得られる半導体装置、およびその半導体装置を備える表示装置や電子機器に関する。特に、本発明は、基板上に溝を設けてそこにゲート電極を形成する半導体装置の製造方法に関する。

【0002】

【従来の技術】薄膜トランジスタ（TFT：Thin Film Transistor）の一つに、ボトムゲート型、または、逆スタガー型のバックチャネルエッチ型（Inverted Staggered Back Channel Etched type）のトランジスタがあり、構造によってチャネルストップ型（図4（a））およびチャネルエッチ型（図4（b））等に分けられる。このトランジスタは、導電膜材料によって基板上に先にゲート電極を形成してから、絶縁膜やチャネル、およびドレイン、ソースなどを積層していくことで製造されていた。

【0003】このような半導体装置の製造に使われる導電膜配線は、従来、リソグラフィー法を用いることが普通であった。リソグラフィー法は、予め基板上に導電膜材料を化学気相成長（CVD）法やスパッタ法で塗布し、その上に感光性材料を塗布し、配線パターンに対応したマスクで覆ってから露光・現像し、レジストの配線パターンの領域以外の部分を露出させた後にエッチングをして配線を形成するものである。しかしながら、このリソグラフィー法では、それぞれの工程で真空装置等の大掛かりな設備と複雑な工程を利用し、基板全面に導電膜材料を設けるため材料の無駄も多く製造コストを上げるという傾向にあった。

【0004】一方、米国特許第5132248号には、

導電性微粒子を分散させた液体を液滴吐出法にて基板に直接配線パターン形状に塗布し、その後の熱処理やレーザ照射を施して配線パターンに変換する方法が提案されていた。この方法によれば、プロセスが大幅に簡単なものとなり、導電膜材料の使用量も少なく済むというメリットがあった。

【0005】

【発明が解決しようとする課題】しかしながら、単に液滴吐出法を用いただけでは、吐出方向にばらつきがあるため基板面に形成されるパターンの形状が一定していない。また、液滴吐出法で形成された導電膜の性質が真空プロセスを利用するフォトリソグラフィ法を利用して形成した膜ほど良くない。特に、薄膜トランジスタの製造工程では、高い導電膜の性能と位置精度が要求されるため、単に液滴吐出法により薄膜トランジスタの導電パターンを形成するだけでは不適当な場合があった。

【0006】本発明は、このような従来技術の問題点に着目してなされたものであり、大掛かりな設備を用いず、導電性材料の使用量を削減することができ、かつ、高い性能と精度で導電パターンを形成することが可能なボトムゲート型半導体装置等のデバイスの製造方法を提供することを課題とする。

【0007】

【課題を解決するための手段】本発明は、基板の所定領域に溝部を設ける工程と、溝部に導電パターンを形成する工程と、導電パターンを含む領域に当該導電パターンをゲート電極とするデバイスを形成する工程と、を備えるデバイスの製造方法である。

【0008】ここで「基板」にはガラス基板、石英基板、シリコン基板など任意の材料を適用可能である。

「溝部」の形状に限定はなく、基板の表面から相対的に凹部を形成していればよい。導電パターンとは、導電性を有するパターンをいい、必ずしも金属に限定されない。

【0009】ここで例えば、溝部を設ける工程は、溝部に相当する領域に開口部を有するマスクを基板上に設ける工程と、マスクを用いて基板をエッチングすることにより、溝部を形成する工程と、を備える。ここで、マスクにはレジスト材料を含むものとする。

【0010】ここで例えば、マスクを設ける工程にフォトリソグラフィ法を適用してもよい。また、このマスクを設ける工程に、液滴吐出法を適用してもよい。

【0011】なお、本発明において、「液滴吐出法」とは、液滴を所望の領域に吐出することにより、吐出物を含む所望パターンを形成する方法であり、インクジェット法と呼ばれることもある。但しこの場合、吐出物は、印刷物に用いられる所謂インクではなく、デバイスを構成する材料物質を含む液状体であり、この材料物質は、例えばデバイスを構成する導電性物質または絶縁性物質として機能し得る物質を含むものである。導電パターン

を形成するためには、導電性物質として機能しうる物質を含む導電性材料液となる。さらに、「液滴吐出」とは、吐出物が噴霧される場合に限らず、液状体の1滴1滴が連続するように吐出される場合をも含む。

【0012】また本発明では、導電パターンを形成する工程の前に、溝部外の領域を、溝部よりも撥液性を高くする工程を備えていてもよい。

【0013】例えば、この溝部外の領域を溝部よりも撥液性を高くする工程は、溝部を含む基板上に撥液性材料を形成する工程と、溝部に形成された撥液性材料に紫外線を照射する工程と、を備える。

【0014】例えば、導電パターンを形成する工程では、エッチングする工程で用いたレジスト材料を残した状態で溝部に導電パターンを形成する。

【0015】例えば、導電パターン形成前に、レジストにプラズマ処理を行ってレジストに撥液処理を施してもよい。

【0016】例えば、導電パターンを形成する工程では、導電パターン形成材料として、金属の微粒子を有機溶媒に分散させた液状体を用いた液滴吐出法を用いてもよい。

【0017】例えば、導電パターンを形成する工程では、導電パターン形成材料を溝部に配置した後、所定の温度で焼成することにより導電パターンを形成してもよい。ここで所定の温度は、150℃乃至500℃の範囲に設定されることが好ましい。この範囲の温度であれば、適度な速度で有機溶媒を揮発させ、金属の微粒子が電気的に好適に熔融接着し、低抵抗の導電パターンにすることができるからである。

【0018】例えば、導電パターンを形成する工程では、導電パターンの表面と基板上表面とが略同一面になるように当該導電パターンを形成する。

【0019】例えば、デバイスを形成する工程は、ゲート電極が形成された基板上に絶縁膜を形成する工程と、絶縁膜上にシリコン膜を形成する工程と、シリコン膜上にドーパントが導入されたシリコン膜を形成する工程と、シリコン膜上に金属層を形成する工程と、を備えていてもよい。これら各工程で形成される各膜の少なくとも一つは、液状体をヘッドから吐出することによって形成されるものであってもよい。

【0020】本発明は、本発明のデバイスの製造方法で製造されたデバイス自体でもある。

【0021】本発明は、このデバイスを備えている表示装置でもあり、このデバイスを備えている電子機器でもある。

【0022】ここで「表示装置」に限定は無いが、例えば、アクティブマトリクス型の駆動方法で液晶層を駆動可能に構成された液晶表示素子や電界発光層を駆動可能に構成された電界発光素子を備える。

【0023】ここで「電子機器」に限定は無いが、例え

ば、携帯電話、ビデオカメラ、パーソナルコンピュータ、ヘッドマウントディスプレイ、リア型またはフロント型のプロジェクター、さらに表示機能付きファックス装置、デジタルカメラのファインダ、携帯型TV、DSP装置、PDA、電子手帳等をいう。

【0024】

【発明の実施の形態】以下、本発明の実施形態について図面を参照しながら説明する。

＜実施形態1＞実施形態1は、基板上に溝を設けた後、補助手段無しで溝に導電性材料液を充填してボトムゲート型トランジスタを製造する方法に関する。図1に本実施形態1における製造工程断面図を示す。

【0025】溝形成工程（ST1～ST3）

まず、ガラス基板10上にレジスト材料を塗布してレジスト膜20を形成する（ST1）。レジスト材料およびその塗布方法には公知の感光性材料およびその形成方法を利用することができる。次いで、レジスト膜20を、導電性パターンの形状に合わせてマスクを施し、露光・現像を行う（ST2）。ここでも公知のマスキング方法および露光・現像方法を適用することが可能である。現像されることにより、レジスト膜20のうち導電性パターンの領域に相当する部分のレジスト材料が除去され、基板10の表面が露出する。ここで、公知の方法を適用して基板10上に導電性パターンに合わせた溝部101を形成する（ST3）。溝形成には例えば公知のエッチング技術を適用する。このときのエッチングは、例えば、 CF_4 ガスと H_2 ガスのプラズマを用いた反応性イオンエッチングにより行う。このときの溝部101の断面の寸法は、薄膜トランジスタのゲート電極として適当な寸法になるように設定する。例えば、液滴吐出法により導電性材料液を溝部101に充填する場合、液滴吐出法の分解能を考慮して、幅が $1\mu m \sim 100\mu m$ 、深さが $1\mu m \sim 10\mu m$ の寸法で溝を設けることができる。すなわち、溝の幅は、導電性材料液がずれて溝以外の部分に着地しない程度の幅とし、溝の深さは、充填したときでも溝の外に材料液が流失せずじみ程度の深さとする。エッチング後は、洗浄して残留したレジスト材料を除去する。

【0026】なお、精度上許容される場合には、上述したフォトリソグラフィ法によって溝部101を形成する代わりに、液体噴射装置（例えば、インクジェットヘッド）から直接感光性材料を含む材料液を吐出して、導電性パターンの形成領域以外の領域にのみ感光性材料を塗布するようにしてもよい。

【0027】導電パターン形成工程（ST4～ST5）

次いで、上記のようにして形成した溝部101に対し導電性材料液111を液体噴射装置（例えばインクジェット式ヘッドI/J）から吐出して、溝部101に導電性材料液111を充填する。材料液に影響を与えない範囲で、他の方式の液体噴射装置、例えばバブルジェット

（登録商標）方式のヘッドを用いてもよい。

【0028】ここで、吐出させる導電性材料液は、乾燥・焼結後に電極として使用しうる導電性や耐久性を出現させる材料を含み、例えば、金属の微粒子を有機溶媒に分散させた材料液を用いる。

【0029】微粒子としての金属には銀の他、金、銅、パラジウム、ニッケル、アルミニウム、タングステン、タンタル、チタンのいずれかまたはこれらが混合した金属微粒子を用いることができる。また、微粒子としてはその他導電性ポリマーや導電性分子の溶液が使用できる。金属の微粒子の粒径は $5nm$ 以上 $0.1\mu m$ 以下であることが液滴吐出法で吐出させる場合に適当である。

【0030】有機溶媒としては、蒸気圧が $0.001mmHg$ 以上 $200mmHg$ 以下であるものが好ましい。蒸気圧がこの範囲より高いと塗布膜を形成する場合に溶媒が先に蒸発してしまい、この範囲より低い場合には乾燥が遅くなって塗布膜中に溶媒が残留しやすくなり、後工程の熱および光処理等によって良質の導電膜が得られにくくなるからである。さらに液滴吐出法によって、導電性材料を吐出させる場合には、蒸気圧が $0.001mmHg$ 以上 $50mmHg$ 以下であることが好ましい。この範囲より高い場合には、インクジェット式ヘッドで液滴を吐出する際に乾燥によってノズルがつまりやすくなり安定的な吐出が行えず、この範囲より低い場合には、吐出した液状体の乾燥が遅くなり導電膜中に溶媒が残留しやすくなり、後工程の熱および光処理等によって良質の導電膜が得られにくくなるからである。このような溶媒としては、インクジェット式を利用する場合、水、アルコール系溶媒、炭化水素系溶媒、エーテル系溶媒が好ましく、特に水、炭化水素系溶媒が好ましい。これらの溶媒の二種以上の混合物も使用できる。上記微粒子を分散する場合の溶質濃度は1重量%以上80重量%以下であり、導電膜の厚みに応じてこれを調整することができるが、80重量%を越えると、凝集を起こしやすく均一な膜が形成されないことがある。

【0031】さらに微粒子を溶媒に分散させるために微粒子分散剤を用いてもよい。分散剤としては、フッ素系、シリコン系、ノニオン系などの表面張力調整剤を微量添加できる。特にノニオン系表面張力調整剤は溶液の塗布対象物への塗れ性を良好とし、塗布した膜のレベリング性を改良し、塗布膜のぶつぶつの発生やゆず肌の発生を防止するため好ましい。このようにして調整した導電性材料液の粘度は $1mPa \cdot s$ 以上 $50mPa \cdot s$ 以下であることが好ましい。この範囲より小さくするとノズル周辺部が材料液の流出によって汚染され、またこの範囲より大きくするとノズル孔での目詰まりの頻度が高くなって円滑な液滴の吐出が困難となるからである。このようにして調整した導電性材料液の表面張力は $20dyn/cm$ 以上 $70dyn/cm$ の範囲に入ることが好ましい。この範囲より小さいとノズル面に対する材料

液の塗れ性が増大するため液滴の飛行曲がりが生じやすくなり、この範囲より大きいとノズル先端におけるメニスカスの形状が安定しないため、吐出量や吐出タイミングの制御が困難になるからである。

【0032】なお、導電性材料液を溝に充填する際、導電性材料液をうまく重ね合わせ溝部にそって均等な液量になるように吐出位置の制御をすることが好ましい。一カ所に過剰に材料液が充填されると溝部101から材料液が流出するおそれがあるからである。具体的には、被着した材料液の液滴の直径の1%以上10%以下の重なりを隣接する液滴との間に生じるように、ヘッドの移動を制御する。この範囲にすると吐出される液体が過剰な量となるのを防ぐことができ、また吐出位置あわせの誤差があっても液滴同士の重なりを確保することができるからである。

【0033】導電性材料液111を充填した後、所定の温度で焼成して導電パターン11を形成する(ST5)。この所定の温度は、例えば150℃乃至500℃の範囲に設定される。この範囲の温度であれば、適度な速度で有機溶媒を揮発させ、金属の微粒子が電気的に好適に熔融接着し、低抵抗の導電パターンにすることができるからである。焼成によって有機溶媒が揮発するため溝部101に充填されている導電性材料液111の高が減少する場合がある。このような場合には複数回重ねて同一または隣接する位置に材料液を吐出して再び焼成する工程を繰り返す。最終的に、導電パターン11の表面と基板10の面とが略同一面になるようにする導電パターン11を形成すると、基板表面に凹凸が生じていないため、以降の工程でトランジスタを形成するために好ましい。

【0034】デバイス形成工程(ST6)

導電パターン11が形成されたら、これをゲート電極とするボトムゲート型トランジスタを公知の方法を適用して製造する。具体的には、まず基板10上に絶縁膜12を形成する。例えば、溶媒に溶かしたポリシラザンをスピンコート法やインクジェット法によって塗布し加熱することで、酸化珪素膜を得ることができる。

【0035】図4に示すように、従来製法で製造されるボトムゲート型トランジスタでは、ゲート電極が盛り上がった状態になっていた。このため、スピンコート法や単に液滴吐出法を用いただけではゲート電極上に形成する層を平滑に形成することが難しかった。これに対し、本実施形態では、溝部を埋めるように導電パターン11を形成したため基板10の表面は平滑であるから、スピンコートや液滴吐出法でも基板上に平滑な上面を有する膜の形成ができる。

【0036】なお、上記以外の公知の方法を適用してもよい。例えば、プラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法)、気相堆積法を利用して、酸化珪素膜や窒化珪素膜を形成してもよ

い。

【0037】次いで、絶縁膜12上に非晶質シリコン膜13を形成する。この非晶質(アモルファス)シリコン膜はチャンネル領域を形成するものである。下層の絶縁膜12が平滑に形成されているため、ここでもスピンコート法や液滴吐出法を利用して非晶質シリコン膜13を形成することが可能である。なお、通常のCVD法(例えばプラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法))や気相堆積法を利用して、非晶質シリコン膜13を形成してもよい。なお、非晶質シリコンに限らず、多結晶シリコンを用いてもよい。

【0038】次いで、非晶質シリコン膜13上に不純物が導入された不純物シリコン膜14を形成する。ここでも下層の非晶質シリコン層13が平滑に形成されているため、スピンコート法や液滴吐出法を利用して不純物シリコン膜14を形成することが可能である。なお、通常のCVD法(例えばプラズマ化学気相堆積法(PECVD法)や低圧化学気相堆積法(LPCVD法))や気相堆積法を利用して、不純物シリコン膜14を形成してもよい。

【0039】次いで、不純物シリコン膜14上に金属層15を形成する。通常は、金属層はスパッタ法等によって形成する。しかし、ここでも下層の不純物シリコン層14が平滑に形成されているため、スピンコート法や液滴吐出法を利用して導電性材料液を塗布することで不純物シリコン膜14を形成することが可能である。

【0040】最後にゲート電極11の上方の金属層15、不純物シリコン層14をエッチング等で取り除き、ドレイン領域151とソース領域152とを形成して、ボトムゲート型トランジスタを完成させる。

【0041】本実施形態1によれば、従来のボトムゲート型トランジスタに比べトランジスタが平滑な層の積層構造によって構成されているため、平滑性が要求されるようなデバイス、例えば、液晶ディスプレイへ応用するトランジスタの製造方法として適する。

【0042】また、本実施形態1によれば、基板上に溝部を設けてから導電性材料によって導電パターンを形成するようにしたので、大掛かりな設備を用いず、導電性材料液の使用量を削減することができ、かつ、高い性能と精度で導電パターンを形成することが可能な、ボトムゲート型半導体装置の製造方法を提供することができる。

【0043】

【実施例】実施形態1の方法で半導体装置を形成した。

【0044】まず、ガラス基板にフォトリソエッチングによって深さ2 μ m、幅5 μ mの溝部を形成した。この溝部に対し液滴吐出法によって銀の微粒子を分散させた液状体を充填した。この液状体として、導電性材料液を用い、具体的には、粒径10nmからなる銀の微粒子を α

ーテルピネオールに分散させた液体（真空冶金社製、商品名：パーフェクトシルバー）を用いた。次いで、この基板を300℃で10分間焼成した。この結果、溝内部に塗布された液状体は厚さ2μm、幅5μmの銀の薄膜となり、極めて平滑性の高いゲート電極となる導電パターンが形成できた。

【0045】次いで、上記基板に10重量%のポリシランのキシレン溶液を1500rpmの回転速度でスピンコートして塗布膜を形成した。この塗布膜を減圧雰囲気下において70℃で10分間熱処理して溶媒を除去した後、300℃で30分熱処理し、ゲート絶縁膜を形成した。この絶縁膜の膜厚は98～106nmの範囲であり、極めて厚さの整った平滑な絶縁膜が形成できた。

【0046】前記絶縁膜に続き、通常の薄膜トランジスタ形成プロセスを適用し、アモルファスシリコン膜、N⁺型ドーパシリコン膜、電極層を形成した後、ソース、ドレイン領域のパターニングを、フォトエッチング工程を用いて行った。この結果、極めて平滑性の高い薄膜トランジスタを製造することができた。

【0047】＜実施形態2＞実施形態2は、基板上に溝を設けた後、導電膜形成領域を親水性とし、一方、導電膜形成領域を撥水性とすることで、溝に導電性材料液を充填し易くする、ボトムゲート型トランジスタを製造する方法に関する。以下の本実施形態2においては、その具体例として、撥液性材料を用いた1例を示す。なお、図2は、本実施形態2における製造工程断面図を示す。

【0048】溝形成工程（ST11）

まず、基板10上のゲート電極に対応する領域に溝部101を形成する。溝形成工程については、実施形態1と同様なので説明を省略する。

【0049】撥液性材料形成工程（S12）

溝部101の形成後、この溝部101を含めて基板10の全面に撥液性材料30を設ける。撥液性材料30は、導電パターン形成時に溝に充填される導電性材料液に対して撥液性を有する材料であり、導電性材料液に対応して定める。例えば、導電性材料液が有機溶媒に銀の微粒子を分散させたものである場合、撥液性材料30として撥液性フルオロアルキルシラン（以下「FAS」という。）を用いる。FASはシリコン基板の表面にフルオロアルキル基が位置するように各化合物が配向されて自己組織化膜が形成されるので、基板表面に均質な撥液性材料膜を構成できるのである。このようなFASとして、ヘプタデカフルオロー1、1、2、2テトラヒドロデシルトリエトキシシラン、ヘプタデカフルオロー1、1、2、2テトラヒドロデシルトリメトキシシラン、ヘプタデカフルオロー1、1、2、2テトラヒドロデシルトリクロロシラン、トリデカフルオロー1、1、2、2テトラヒドロオクチルトリエトキシシラン、トリデカフルオロー1、1、2、2テトラヒドロオクチルトリメトキシシラン、トリデカフルオロー1、1、2、2テトラヒド

ロオクチルトリクロロシラン、トリフルオロプロピルトリメトキシシラン等のフルオロアルキルシラン等を利用可能である。これらの化合物を1または複数組み合わせ使用することができる。FASの自己組織化膜は、FASの化合物と基板10とを同一の密閉容器中に入れておき数日室温で放置することで形成される。また、密閉容器を100℃程度の温度に保って3時間程度保持することでも形成することができる。

【0050】親液性変更工程（ST13）

次いで、溝内部の撥液性材料30を親液性に変更する。例えば溝部101以外の領域を覆うようなマスクをしてから、紫外線を照射すると、溝内部の自己組織化膜が除去されることで、撥液性が損なわれる。レーザー光によって溝部101のみに高エネルギーを供給して撥液性材料の撥液性を親液性に変更してもよい。この工程で、基板表面が撥液性、溝の内部が親液性となるように調整される。

【0051】導電パターン形成工程（ST14～ST15）

次いで、実施形態1と同様に、親液性となった溝部101に対し導電性材料111を液体噴射装置（例えばインクジェット式ヘッドI/J）から吐出して、溝部101に導電性材料液111を充填する。処理自体は実施形態1と同様であるため詳細を省略する。ただし、ここでは溝の周囲は撥液性であり溝の内部が親液性になっているため、例え液滴吐出法による吐出方向が乱れたり溝が浅くて被着する材料液が溝の周囲に漏れたりすることがあっても、表面の撥液性と親液性とにより材料液が溝に集約される。

【0052】デバイス形成工程（ST16）

導電パターン11が形成されたら、これをゲート電極とするボトムゲート型トランジスタを公知の方法を適用して製造する。具体的には実施形態1と同様であるため、説明を省略する。

【0053】本実施形態2によれば、実施形態1と同様の効果を奏する他、溝の周囲は撥液性であり溝の内部が親液性になっているため、例え液滴吐出法による吐出方向が乱れたり溝が浅くて被着する材料液が溝の周囲に漏れたりすることがあっても、表面の撥液性と親液性とにより材料液が溝に集約される。このため、正確に微細な溝の内部に材料液を集めることができる。

【0054】

【実施例】実施形態2の方法で半導体装置を形成した。

【0055】まず、ガラス基板にフォトエッチングによって深さ1μm、幅20μmの溝部を形成した。次いで、このガラス基板とトリデカフルオロー1、1、2、2テトラヒドロオクチルトリエトキシシラン0.5mlとを、同一の密閉容器に入れ、系全体を40分の間120℃に加熱し、基板全面に撥液性の自己組織化膜を形成した。次いで、自己組織化膜の溝部に該当する領域に、

172nmの紫外線を1.0mWで10分間照射することにより、溝部に該当する自己組織化膜を選択除去した。これにより、溝非形成領域の基板表面を溝部よりも高い撥液性にした。この状態で溝部に対し液滴吐出法によって銀の微粒子を分散させた材料液を充填した。充填後、300℃で5分間熱処理をした。この結果、極めて平滑性の高い導電パターンが形成できた。

【0056】次いで、上記基板に10重量%のポリシラザンのキシレン溶液を1500rpmの回転速度でスピニングして塗布膜を形成した。この塗布膜を減圧雰囲気下において70℃で10分間熱処理して溶媒を除去した。その後、300℃で30分熱処理し、ゲート絶縁膜を形成した。この絶縁膜の膜厚は98~106nmの範囲であり、極めて厚さの整った平滑な絶縁膜が形成できた。

【0057】前記絶縁膜に続き、通常の半導体プロセスを適用し、アモルファスシリコン膜、N⁺型にドーピングされた不純物シリコン膜、電極層を形成してからパターニングを行った。この結果、極めて平滑性の高い薄膜トランジスタを製造することができた。

【0058】＜実施形態3＞実施形態3は、基板上に溝を設けた後、補助手段としてエッチング後に残留しているレジストを使用して溝に導電性材料液を充填し易くする、ボトムゲート型トランジスタを製造する方法に関する。図3に本実施形態3における製造工程断面図を示す。

【0059】溝形成工程（ST21~ST23）

まず、基板10上のゲート電極に対応する領域に溝部101を形成する。溝形成工程における処理については、ほぼ実施形態1と同様であるが、エッチング後に残ったレジスト材料を洗浄せずに残しておき、このレジスト材料の上から溝部101に導電性材料液111を吐出する点が異なる。導電パターン11を形成した後は当該レジスト材料を除去する。すなわち、エッチング後に残留しているレジストが溝部101の延長となる側壁を形成することになり、実質的に深い溝部を形成した状態と同じになる。このため溝部が浅くて被着する材料液が溝部の周囲に漏れたりすることが無くなり、材料液が正確に溝部に充填される。また、このレジスト材料は通常有機物であるため、撥液処理を施すと導電パターン形成においてより好適である。

【0060】具体的にはプラズマ処理により撥液処理を行うことができる。例えば、導入ガスにフッ素またはフッ素化合物を含むガスを使用し、フッ素化合物及び酸素を含む減圧雰囲気下あるいは大気圧雰囲気下でプラズマ照射をする減圧プラズマ処理や大気圧プラズマ処理が挙げられる。フッ素またはフッ素化合物を含むガスとしては、CF₄、SF₆、CHF₃等が挙げられる。このようなプラズマ処理によれば、有機物表面が優先的に撥液化するため、レジストの開口部、すなわち溝部の中は親

液性のまま残ることになる。これにより、溝部外を溝部よりも撥液性とさせることが可能となり、導電パターンをより精度よく形成することが可能となる。

【0061】導電パターン形成工程（ST14~ST15）と半導体装置形成工程（ST16）

次いで、実施形態1と同様に、親液性となった溝部101に対し導電性材料111を液体噴射装置（例えばインクジェット式ヘッドI/J）から吐出して、溝部101に導電性材料液111を充填する。さらに、導電パターン11が形成されたら、これをゲート電極とするボトムゲート型トランジスタを公知の方法を適用して製造する。これらに工程は実施形態1と同様に考えられるため、説明を省略する。

【0062】本実施形態3によれば、実施形態1と同様の効果を奏する他、溝が等価的に深くなった状態で導電性材料液が充填されるため、正確に微細な溝の内部に材料液を集めることができる。

【0063】

【実施例】実施形態3の方法で半導体装置を形成した。

【0064】まず、ガラス基板に溝形成領域部分に開口部を有するレジストを形成した後、フォトリソエッチングによって深さ4μm、幅8μmの溝部を形成した。この溝部の形成後にフォトリソレジストを再度用いることにより、厚さ2μmのレジスト膜を残した。この状態で溝に対し実施例1の方法で銀微粒子分散液を充填した。充填後、130℃で20分間熱処理をしてからレジスト膜を除去し、さらに基板を320℃で10分間焼成した。この結果、極めて平滑性の高い導電パターンが形成できた。

【0065】上記基板に10重量%のポリシラザンのキシレン溶液を1500rpmの回転速度でスピニングして塗布膜を形成した。この塗布膜を減圧雰囲気下において70℃で10分間熱処理して溶媒を除去した。その後、300℃で30分熱処理し、ゲート絶縁膜を形成した。この絶縁膜の膜厚は98~106nmの範囲であり、極めて厚さの整った平滑な絶縁膜が形成できた。

【0066】前記絶縁膜に続き、通常のプロセスを適用し、アモルファスシリコン膜、N⁺型ドーピングシリコン膜、電極層を形成してからパターニングを行った。この結果、極めて平滑性の高い薄膜トランジスタを製造することができた。

【0067】＜実施形態4＞本実施形態4は、上記実施形態で製造したデバイスを利用した表示装置に関する。

【0068】図5に、本実施形態における表示装置1の接続図を示す。本実施形態の表示装置は、各画素領域に電界発光効果により発光可能な発光層OLED、それを駆動するための電流を記憶する保持容量Cを備え、さらに本発明の製造方法で製造されるデバイス、ここでは薄膜トランジスタT1およびT2を備えて構成されている。ドライバ領域2からは、選択信号線Vselが各画素領域に供給されている。ドライバ領域3からは、信号線

Vsigおよび電源線Vddが各画素領域に供給されている。選択信号線Vselと信号線Vsigを制御することにより、各画素領域に対する電流プログラムが行われ、発光部OLEDによる発光が制御される。

【0069】なお、上記駆動回路は、発光要素に電界発光素子を使用する場合の回路の一例であり他の回路構成も可能である。また発光要素に液晶表示素子を利用することも回路構成を種々変更することにより可能である。

【0070】＜実施形態5＞本実施形態5は、上記実施形態で製造したデバイスを利用した電子機器に関する。

【0071】本発明の製造方法で製造される半導体装置は、種々の電子機器に適用可能である。図6に、本表示パネル1を適用可能な電子機器の例を挙げる。

【0072】図6(a)は携帯電話への適用例であり、当該携帯電話30は、アンテナ部31、音声出力部32、音声入力部33、操作部34、および本発明の表示パネル1を備えている。このように本発明の表示装置は表示部として利用可能である。

【0073】図6(b)はビデオカメラへの適用例であり、当該ビデオカメラ40は、受像部41、操作部42、音声入力部43、および本発明の表示装置1を備えている。このように本発明の表示装置は、ファインダーや表示部として利用可能である。

【0074】図6(c)は携帯型パーソナルコンピュータへの適用例であり、当該コンピュータ50は、カメラ部51、操作部52、および本発明の表示装置1を備えている。このように本発明の表示装置は、表示部として利用可能である。

【0075】図6(d)はヘッドマウントディスプレイへの適用例であり、当該ヘッドマウントディスプレイ60は、バンド61、光学系収納部62および本発明の表示装置1を備えている。このように本発明の表示装置は画像表示源として利用可能である。

【0076】図6(e)はリア型プロジェクターへの適用例であり、当該プロジェクター70は、筐体71に、光源72、合成光学系73、ミラー74・75ミラー、スクリーン76、および本発明の表示装置1を備えている。このように本発明の表示装置は画像表示源として利用可能である。

【0077】図6(f)はフロント型プロジェクターへの適用例であり、当該プロジェクター80は、筐体82に光学系81および本発明の表示装置1を備え、画像をスクリーン83に表示可能になっている。このように本発明の表示装置は画像表示源として利用可能である。

【0078】上記例に限らず本発明のデバイスの製造方法は、あらゆる電子機器に適用可能である。例えば、こ

の他に、表示機能付きファックス装置、デジタルカメラのファインダ、携帯型TV、DSP装置、PDA、電子手帳、電光掲示板、宣伝広告用ディスプレイなどにも活用することができる。

【0079】特に、本発明の製造方法で製造されるデバイスは、平滑な層の積層構造を備えるので、液晶ディスプレイ等の装置の半導体装置の製造方法として適する。

【0080】

【発明の効果】以上説明したように、本発明の方法によれば、基板上に溝を設けてから液状体の導電性材料によって導電パターンを形成するようにしたので、大掛かりな設備を用いず、導電性材料の使用量を削減することができ、かつ、高い性能と精度で導電パターンを形成することが可能な、ボトムゲート型半導体装置の製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施形態1における、ボトムゲート型トランジスタの製造工程断面図である。

【図2】本発明の実施形態2における、ボトムゲート型トランジスタの製造工程断面図である。

【図3】本発明の実施形態3における、ボトムゲート型トランジスタの製造工程断面図である。

【図4】従来法で形成されたボトムゲート型トランジスタの断面図であり、図4(a)はチャネルストップ型の層構造の例、図4(b)はチャネルエッチ型の層構造の例である。

【図5】実施形態4における表示装置の接続図である。

【図6】実施形態5における電子機器の例であり、(a)は携帯電話、(b)はビデオカメラ、(c)は携帯型パーソナルコンピュータ、(d)はヘッドマウントディスプレイ、(e)はリア型プロジェクター、(f)はフロント型プロジェクターへの本発明の表示パネルの適用例である。

【符号の説明】

I/J…インクジェット式ヘッド(液体噴射装置)

10…基板

11…ゲート電極(導電パターン)

12…絶縁膜

13…非晶質シリコン膜

14…不純物シリコン膜

15…金属層

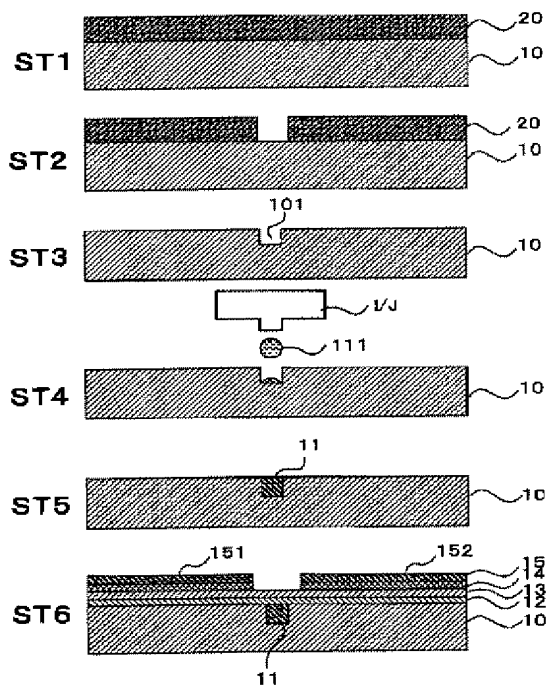
20…レジスト

30…撥液性材料

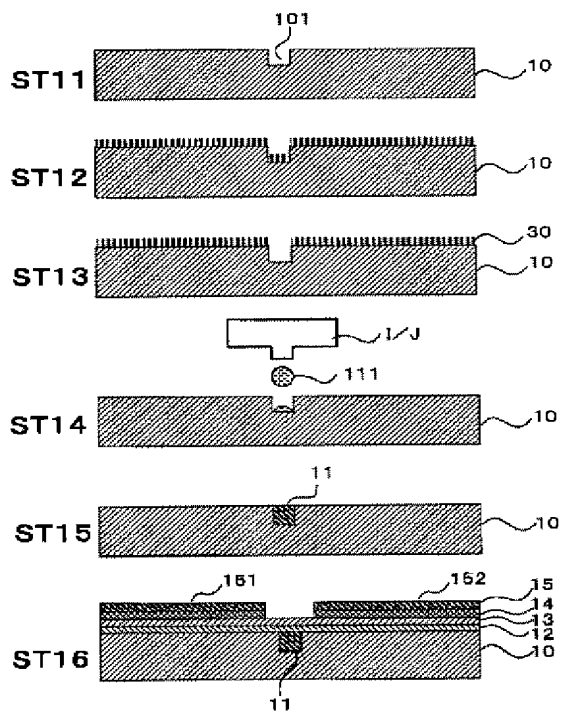
101…溝部

111…導電性材料

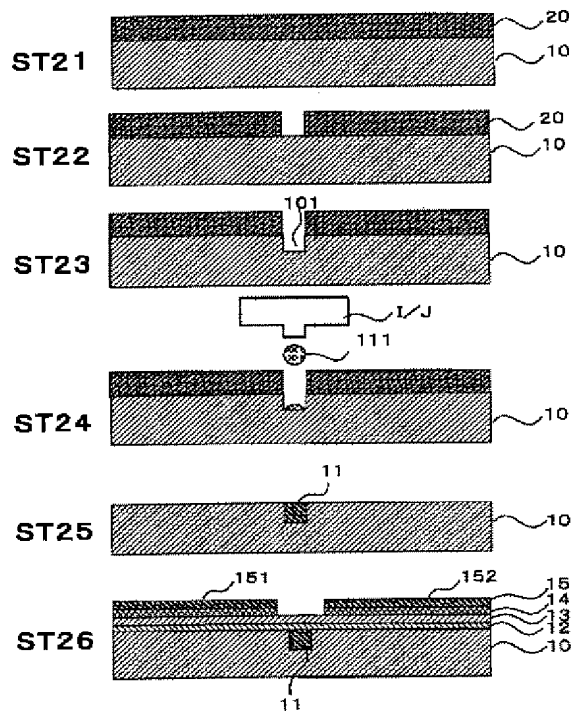
【図 1】



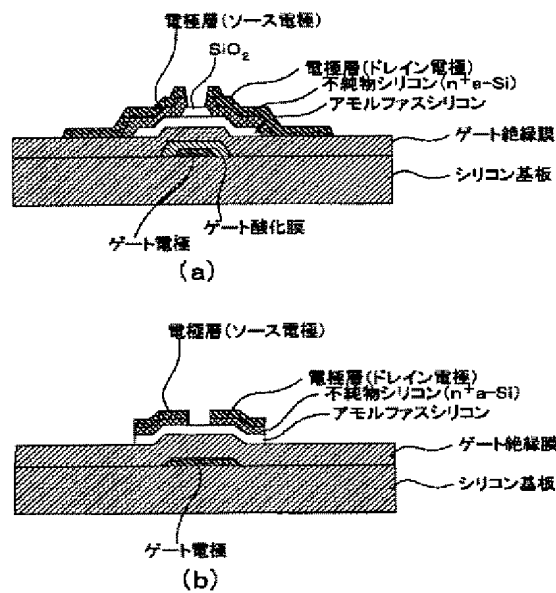
【図 2】



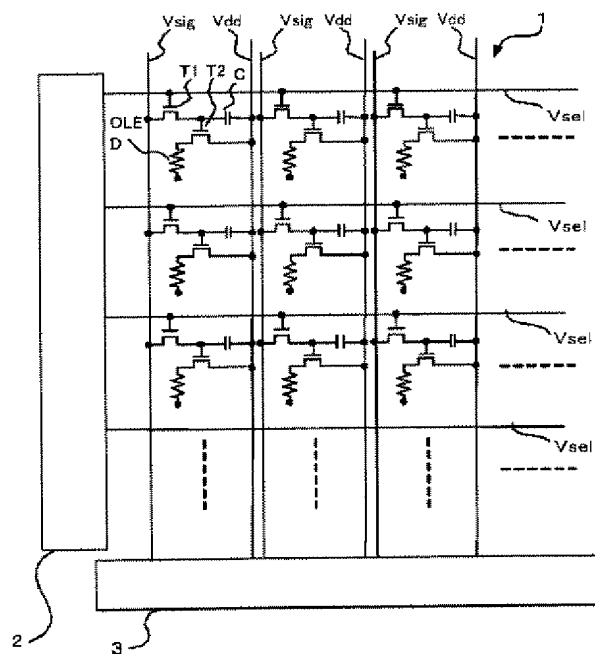
【図 3】



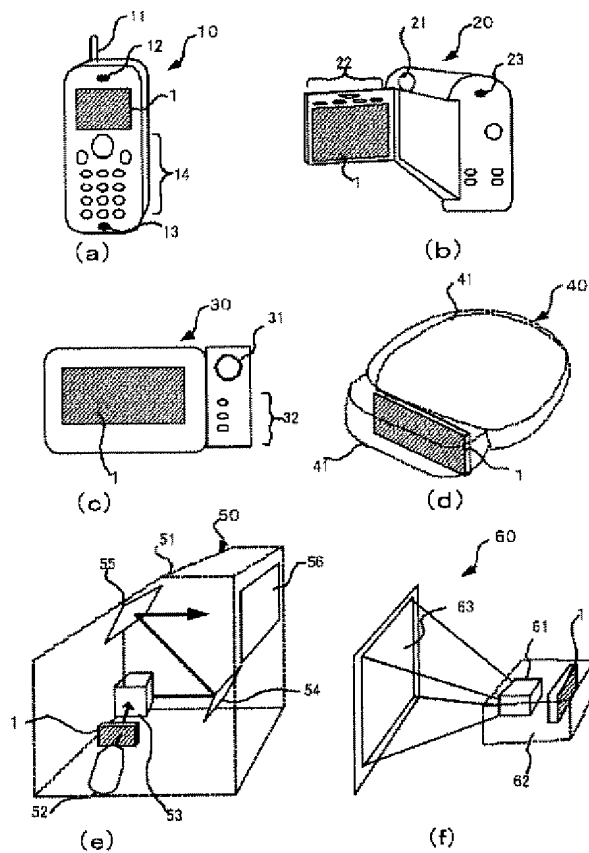
【図 4】



【図 5】



【図 6】



フロントページの続き

(51) Int. Cl.⁷

H 0 1 L 29/423
29/49

識別記号

F I

H 0 1 L 21/88

テーマコード(参考)

J

(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number of Patent Application: 2003-318401 (P2003-318401A)

(43) Publication Date: November 7, H15 (2003.11.7)

5	(51) Int. Cl. ⁷	Identification Symbol	FI	Theme Code (Reference)		
	H 01 L	29/786	G 02 F	1/1368	2 H 092	
	G 02 F	1/1368	H 01 L	21/283	Z	4 M 104
	H 01 L	21/283		29/78	617 J	5 F 033
		21/3205		29/58	G	5 F 110
10		21/336		29/78	627 A	

Request for Examination: Not made

Number of Claims: 18 OL (11 pages in total)

Continued on the last page

15 (21) Application Number: 2002-119963 (P2002-119963)

(22) Application Date: April 22, H14 (2002.4.22)

(71) Applicant: 000002369

Seiko Epson Corporation

2-4-1 Nishi-shinjuku Shinjuku-ku, Tokyo

20 (72) Inventor: Takashi AOKI

c/o Seiko Epson Corporation

3-3-5 Owa Suwa-shi, Nagano

(72) Inventor: Masahiro FURUSAWA

c/o Seiko Epson Corporation

25 3-3-5 Owa Suwa-shi, Nagano

(74) Representatives: 100079108

Patent attorneys, Yoshiyuki INABA and two others

Continued on the last page

30 (54) [Title of the Invention] METHOD FOR MANUFACTURING DEVICE, DEVICE,
DISPLAY DEVICE, AND ELECTRONIC APPLIANCE

(57) [Abstract]

[Problem to be Solved] To provide a method suitable for manufacturing a bottom-gate type semiconductor device.

[Solution] The method includes the step of providing a groove portion (101) in a predetermined region of a substrate (10), the step of forming a conductive pattern (11) in the groove portion (101), and the step of forming a device having the conductive pattern (11) as a gate electrode in a region including the conductive pattern (11). Since a photolithography method is not used, large-scale facilities are not used and a material is not wasted. Moreover, the groove is used and filled with a material liquid, so that a bottom-gate type semiconductor device with high performance and high accuracy can be manufactured.

[Scope of Claim]

[Claim 1]

A method for manufacturing a device, comprising the steps of:
providing a groove portion in a predetermined region of a substrate;
forming a conductive pattern in the groove portion; and
forming a device having the conductive pattern as a gate electrode in a region including the conductive pattern.

[Claim 2]

The method for manufacturing a device, according to claim 1,
wherein the step of providing a groove portion comprises the steps of:
forming, over the substrate, a mask having an opening portion in a region corresponding to the groove portion; and
forming the groove portion by etching the substrate with the use of the mask.

[Claim 3]

The method for manufacturing a device, according to claim 2, wherein the mask comprises a resist material.

[Claim 4]

The method for manufacturing a device, according to claim 3, wherein a photolithography method is used in the step of forming a mask.

[Claim 5]

The method for manufacturing a device, according to claim 3, wherein a droplet discharge method is used in the step of forming a mask.

[Claim 6]

5 The method for manufacturing a device, according to claim 1, further comprising the step of making liquid repellency of a region other than the groove portion higher than that of the groove portion before the step of forming a conductive pattern.

[Claim 7]

10 The method for manufacturing a device, according to claim 6, wherein the step of making liquid repellency of a region other than the groove portion higher than that of the groove portion comprises the steps of:

forming a liquid repellent material over the substrate including the groove portion; and

15 irradiating the liquid repellent material formed in the groove portion with ultraviolet light.

[Claim 8]

The method for manufacturing a device, according to claim 3, wherein in the step of forming a conductive pattern, the conductive pattern is formed in the groove portion while the resist material used in the etching step is left.

20 [Claim 9]

The method for manufacturing a device, according to claim 8, characterized in that the resist is subjected to plasma treatment before formation of the conductive pattern so that liquid repellent treatment is performed on the resist.

[Claim 10]

25 The method for manufacturing a device, according to claim 1, wherein a droplet discharge method in which a liquid in which metal fine particles are dispersed in an organic solvent is used as a material for forming the conductive pattern is used in the step of forming the conductive pattern.

[Claim 11]

30 The method for manufacturing a device, according to claim 1, wherein in the step of forming a conductive pattern, the conductive pattern is formed by baking at a predetermined temperature after the material for forming a conductive pattern is

disposed in the groove portion.

[Claim 12]

The method for manufacturing a device, according to claim 11, wherein the predetermined temperature is set within a range from 150 °C to 500 °C.

5 [Claim 13]

The method for manufacturing a device, according to claim 1, wherein in the step of forming a conductive pattern, the conductive pattern is formed so that a surface of the conductive pattern is on substantially the same plane as a surface of the substrate.

[Claim 14]

10 The method for manufacturing a device, according to claim 1,
wherein the step of forming a device comprises the steps of:

forming an insulating film over the substrate in which the gate electrode is formed;

forming a silicon film over the insulating film;

15 forming, over the silicon film, a silicon film to which a dopant is introduced; and

forming a metal layer over the silicon film.

[Claim 15]

20 The method for forming a device, according to claim 14, wherein at least one of the films formed in each of the steps is formed by discharging a liquid from a head.

[Claim 16]

A device manufactured by the method according to any one of claims 1 to 15.

[Claim 17]

A display device comprising the device according to claim 16.

25 [Claim 18]

An electronic appliance comprising the device according to claim 15.

[Detailed Description of the Invention]

[0001]

30 [Technical Field to which the Invention Pertains] The present invention relates to a method for manufacturing a so-called bottom-gate type semiconductor device, a semiconductor device obtained by the method, and a display device and an electronic appliance provided with the semiconductor device. In particular, the present invention

relates to a method for manufacturing a semiconductor device in which a gate electrode is formed in a groove provided in a substrate.

[0002]

[Prior Art] A bottom-gate type or inverted staggered back channel etched type (Inverted Staggered Back Channel Etched type) transistor is one of thin film transistors (TFT: Thin Film Transistor), and is classified into a channel stop type (FIG. 4(a)), a channel etched type (FIG. 4(b)), and the like according to its structure. The transistor was manufactured in such a manner that a gate electrode was formed over a substrate using a conductive material, and then an insulating film, a channel, a drain, a source, and the like were stacked.

[0003] Conventionally, a conductive film wiring used in manufacture of such a semiconductor device was usually formed by a lithography method. In a lithography method, a conductive film material is applied over a substrate by a chemical vapor deposition (CVD) method or a sputtering method in advance, a photosensitive material is applied thereover, light exposure-development are performed after the photosensitive material is covered by a mask corresponding to a wiring pattern, and etching is performed after a portion other than a region of the wiring pattern of the resist is exposed; thus, a wiring is formed. However, in each step of this lithography method, large-scale facilities such as a vacuum apparatus and a complicated step are used, and a large amount of materials is wasted because a conductive film material is provided over the entire surface of the substrate; thus, manufacturing cost tends to be increasing.

[0004] Meanwhile, in United States Patent No. 5132248, a method is proposed in which a liquid in which conductive fine particles are dispersed is applied to a substrate directly in a shape of a wiring pattern by a droplet discharge method and then is converted into the wiring pattern by heat treatment or laser irradiation. According to this method, the process is greatly facilitated, and an advantage that an amount of the conductive film material to be used is reduced is obtained.

[0005]

[Problems to be Solved by the Invention] However, a discharge direction is not fixed with the sole use of a droplet discharge method, so that a shape of a pattern to be formed over a substrate is not uniform. Further, characteristics of a conductive film formed by

a droplet discharge method is not as good as those of a film formed by a photolithography method employing a vacuum process. In particular, in the steps of manufacturing a thin film transistor, high performance of a conductive film and high accuracy of a position are required; therefore, it was not appropriate in some cases for forming a conductive pattern of a thin film transistor only by a droplet discharge method.

[0006] The present invention is made in view of such problems of the prior art, and aims to provide a method for manufacturing a device such as a bottom-gate type semiconductor device, in which large-scale facilities are not used, an amount of conductive material to be used can be reduced, and a conductive pattern can be formed with high performance and high accuracy.

[0007]

[Means for Solving the Problems] The present invention is a method for manufacturing a device, including the step of providing a groove portion in a predetermined region of a substrate, the step of forming a conductive pattern in the groove portion, and the step of forming a device having the conductive pattern as a gate electrode in a region including the conductive pattern.

[0008] Here, an arbitrary material such as a glass substrate, a quartz substrate, or a silicon substrate can be used as the "substrate". There is no limitation on a shape of the "groove portion" as long as a depressed portion is formed relatively from a surface of the substrate. The conductive pattern refers to a pattern having conductivity and it is not necessarily limited to a metal.

[0009] Here, for example, the step of providing a groove portion includes the step of forming, over the substrate, a mask having an opening portion in a region corresponding to the groove portion, and the step of forming the groove portion by etching the substrate with the use of the mask. Here, the mask includes a resist material.

[0010] Here, for example, a photolithography method may be used in the step of forming a mask. Alternatively, a droplet discharge method may be used in the step of forming a mask.

[0011] Note that in the present invention, a "droplet discharge method" refers to a method for forming a desired pattern including a discharged substance by discharging a droplet in a desired region, and is also referred to as an inkjet method. Note that in this

case, the discharged substance is not so-called ink used in printing but a liquid including a material substance constituting a device, and the material substance includes, for example, a substance which can serve as a conductive substance or an insulating substance constituting a device. In order to form the conductive pattern, a conductive material liquid including a substance which can serve as a conductive material is used. Further, "droplet discharge" is not limited to the case where a discharged substance is sprayed, and includes the case where the liquid is continuously discharged drop by drop. [0012] The present invention may further include the step of making liquid repellency of a region other than the groove portion higher than that of the groove portion before the step of forming a conductive pattern.

[0013] For example, the step of making liquid repellency of a region other than the groove portion higher than that of the groove portion includes the step of forming a liquid repellent material over the substrate including the groove portion and the step of irradiating the liquid repellent material formed in the groove portion with ultraviolet light.

[0014] For example, in the step of forming a conductive pattern, the conductive pattern is formed in the groove portion while the resist material used in the etching step is left.

[0015] For example, the resist may be subjected to plasma treatment before formation of the conductive pattern so that liquid repellent treatment is performed on the resist.

[0016] For example, in the step of forming a conductive pattern, a droplet discharge method in which a liquid in which metal fine particles are dispersed in an organic solvent is used as a material for forming a conductive pattern may be used.

[0017] For example, in the step of forming a conductive pattern, the conductive pattern may be formed by baking at a predetermined temperature after the material for forming a conductive pattern is disposed in the groove portion. Here, the predetermined temperature is preferably set within a range from 150 °C to 500 °C. This is because within this temperature range, the organic solvent can be volatilized at a moderate rate, the metal fine particles can be electrically favorably melted and attached, and the conductive pattern has low resistivity.

[0018] For example, in the step of forming a conductive pattern, the conductive pattern is formed so that a surface of the conductive pattern is on substantially the same plane as a surface of the substrate.

[0019] For example, the step of forming a device may include the step of forming an insulating film over the substrate in which the gate electrode is formed, the step of forming a silicon film over the insulating film, the step of forming, over the silicon film, a silicon film to which a dopant is introduced, and the step of forming a metal layer over the silicon film. At least one of the films formed in each of the steps may be formed by discharging a liquid from a head.

[0020] The present invention is also a device itself which is manufactured by the method for manufacturing a device according to the present invention.

[0021] The present invention is also a display device provided with the device, and an electronic appliance provided with the device.

[0022] Here, there is no limitation on the "display device"; for example, provided is a liquid crystal display element in which a liquid crystal layer can be driven by an active matrix driving method, or an electroluminescent element in which an electroluminescent layer can be driven by an active matrix driving method.

[0023] Here, there is no limitation on the "electronic appliance", and examples are a cellular phone, a video camera, a personal computer, a head mounted display, a rear or front projector, a facsimile machine with a display function, a viewfinder of a digital camera, a portable TV, a DSP device, a PDA, and an electronic notebook.

[0024]

[Embodiment of the Invention] Hereinafter, embodiments of the present invention will be described with reference to the drawings.

<Embodiment 1> Embodiment 1 relates to a method for manufacturing a bottom-gate transistor, in which after a groove is provided in a substrate, the groove is filled with a conductive material liquid without an assistant means. FIG. 1 illustrates cross-sectional views of manufacturing steps in Embodiment 1.

[0025] Step of forming a groove (ST1 ~ ST3)

First, a resist material is applied over a glass substrate 10, so that a resist film 20 is formed (ST1). A known photosensitive material and its formation method can be used as the resist material and its application method. Next, the resist film 20 is subjected to light exposure-development with a mask corresponding to a shape of a conductive pattern (ST2). Here, a known masking method and a known light

exposure-development method can also be used. By being developed, in the resist film 20, the resist material in a portion corresponding to a region of the conductive pattern is removed and a surface of the substrate 10 is exposed. Here, a groove portion 101 according to the conductive pattern is formed in the substrate 10 by a known method (ST3). For example, a known etching technique is used for forming a groove. Etching at this time is reactive ion etching with the use of plasma of a CF_4 gas and a H_2 gas, for example. The size of a cross section of the groove portion 101 at this time is set so as to be appropriate for the size of a gate electrode of a thin film transistor. For example, in the case where the groove portion 101 is filled with a conductive material liquid by a droplet discharge method, in consideration of resolution of a droplet discharge method, a groove having a size of a width of $1\ \mu\text{m} \sim 100\ \mu\text{m}$ and a depth of $1\ \mu\text{m} \sim 10\ \mu\text{m}$ can be provided. That is, the width of the groove is set so that the conductive material liquid is not applied to a portion other than the groove in case of mis-discharging the conductive material liquid, and the depth of the groove is set so that the material liquid does not overflow the groove even when the groove is filled. The remaining resist material is washed away after etching.

[0026] Note that in the case where accuracy allows, in stead of forming the groove portion 101 by the above-described photolithography method, a photosensitive material may be applied only in a region other than the formation region of the conductive pattern by discharging a material liquid including the photosensitive material directly from a liquid spray device (e.g., an inkjet head).

[0027] Step of forming a conductive pattern (ST4 ~ ST5)

Next, a conductive material liquid 111 is discharged from a liquid spray device (e.g., an inkjet head I/J) into the groove portion 101 formed in the above-described manner, and the groove portion 101 is filled with the conductive material liquid 111. Another liquid spray device such as a Bubble Jet (registered trademark) head may be used, so far as the liquid material is not influenced.

[0028] Here, the conductive material liquid to be discharged includes a material which can show conductivity and durability high enough to be used as an electrode after drying-sintering, and for example, a material liquid in which metal fine particles are dispersed in an organic solvent is used.

[0029] As a metal used for fine particles, as well as silver, one of gold, copper, palladium, nickel, aluminum, tungsten, tantalum, and titanium, or metal fine particles in which any of these materials are mixed can be used. Further, as the fine particles, another conductive polymer or a solution of a conductive molecule can also be used. It is preferable that a particle diameter of the metal fine particles be larger than or equal to 5 nm and smaller than or equal to 0.1 μm for discharging by a droplet discharge method.

[0030] The organic solvent having a vapor pressure of higher than or equal to 0.001 mmHg and lower than or equal to 200 mmHg is preferable. In the case where the vapor pressure is above the range, the solvent evaporates first in formation of an application film, and in the case where the vapor pressure is below the range, drying proceeds slowly and thus the solvent tends to remain in the application film; accordingly, a conductive film with good quality is hard to obtain by heat or light treatment in a later step. Further, in the case where a conductive material is discharged by a droplet discharge method, the vapor pressure is preferably higher than or equal to 0.001 mmHg and lower than or equal to 50 mmHg. In the case where the vapor pressure is above the range, a nozzle tends to be clogged due to drying in discharging a droplet from an inkjet head, resulting in that stable discharge cannot be performed, and in the case where the vapor pressure is below the range, drying of the discharged liquid proceeds slowly and thus the solvent tends to remain in the conductive film; accordingly, a conductive film with good quality is hard to obtain by heat or light treatment in a later step. As such a solvent, in the case where an inkjet type is used, water, an alcohol-based solvent, a hydrocarbon-based solvent, or an ether-based solvent is preferable, and water or a hydrocarbon-based solvent is particularly preferable. A mixture of two or more of these solvents can also be used. The solute concentration in the case where any of the above fine particles is dispersed is higher than or equal to 1 wt% and lower than or equal to 80 wt%, and it can be adjusted in accordance with the thickness of the conductive film; however, in the case where the solute concentration is higher than 80 wt%, condensation is easily caused and thus a uniform film might not be formed.

[0031] Further, a fine particle dispersant for dispersing fine particles in a solvent may be used. As the dispersant, a very small amount of a surface tension regulator, for

example, a fluorine type, a silicone type, or a nonionic type, can be added. In particular, a nonionic-based surface tension regulator is preferable because wettability of a solution with respect to an object to be applied becomes favorable, a leveling property of the applied film is improved, and generation of an eruption and orange peel of the application film can be prevented. The viscosity of the thus adjusted conductive material liquid is preferably higher than or equal to 1 mPa·s and lower than or equal to 50 mPa·s. The peripheral portion of the nozzle might be contaminated due to overflow of a material liquid in the case where the viscosity is below the range, and frequency of clogging of the nozzle hole becomes greater and thus smooth discharge of a droplet becomes difficult in the case where the viscosity is above the range. The surface tension of the thus adjusted conductive material liquid is preferably within a range of higher than or equal to 20 dyn/cm and lower than or equal to 70 dyn/cm. In the case where the surface tension is below the range, the wettability of a material liquid with respect to a nozzle surface is increased, and thus flight deflection of a droplet is easily caused, and in the case where the surface tension is above the range, a shape of a meniscus at the nozzle tip is not stable; accordingly, control of the discharged amount and timing of discharge becomes difficult.

[0032] Note that it is preferable that a discharge position be controlled so that the liquid volume is uniform along the groove portion by overlapping well the conductive material liquid when the groove is filled with the conductive material liquid. This is because when one point is filled with an excess amount of the material liquid, the material liquid might overflow the groove portion 101. Specifically, movement of the head is controlled so that 1 % or more and 10 % or less of a diameter of the attached droplet of the material liquid overlaps with an adjacent droplet. When the overlap is within the range, a liquid to be discharged can be prevented from being an excess amount, and the overlap between droplets can be secured even in the case where a discharge position is misaligned.

[0033] After filling with conductive material liquid 111 is performed, baking is performed at a predetermined temperature and a conductive pattern 11 is formed (ST5). The predetermined temperature is set within a range of 150 °C to 500 °C, for example. This is because within this temperature range, the organic solvent can be volatilized at a

moderate rate, the metal fine particles can be electrically favorably melted and attached, and the conductive pattern has low resistivity. Since the organic solvent is volatilized by baking, the volume of the conductive material liquid 111, filled in the groove portion 101, decreases in some cases. In that case, the step of discharging the material liquid at the same or adjacent position and baking again is repeated plural times. When the conductive pattern 11 is formed so that the surface of the conductive pattern 11 is eventually on substantially the same plane as the surface of the substrate 10, unevenness is not generated on the substrate surface, which is preferable for forming a transistor in a later step.

10 [0034] Step of forming a device (ST6)

When the conductive pattern 11 is formed, a bottom-gate transistor including this as a gate electrode is manufactured by a known method. Specifically, first, an insulating film 12 is formed over the substrate 10. For example, polysilazane dissolved in a solvent is applied by a spin coating method or an inkjet method and heated; thus, a silicon oxide film can be obtained.

15 [0035] As illustrated in FIG. 4, a bottom-gate transistor which was manufactured by a conventional manufacturing method had a gate electrode protruded from the substrate. Therefore, it was difficult to form a layer over the gate electrode to be flat by a spin coating method or only a droplet discharge method. On the other hand, in this embodiment, the conductive pattern 11 is formed so as to fill the groove portion and thus the surface of the substrate 10 is flat; accordingly, a film having a flat upper surface can be formed over a substrate even by a spin coating method or a droplet discharge method.

20 [0036] Note that a known method other than the above may be applied. For example, a silicon oxide film or a silicon nitride film may be formed by a plasma-enhanced chemical vapor deposition method (a PECVD method), a low-pressure chemical vapor deposition method (an LPCVD method), or a vapor deposition method.

25 [0037] Next, an amorphous silicon film 13 is formed over the insulating film 12. This amorphous (amorphous) silicon film is used for forming a channel region. Since the insulating film 12 in the lower layer is formed to be flat, here, the amorphous silicon film 13 can also be formed by a spin coating method or a droplet discharge method. Note that the amorphous silicon film 13 may be formed by a normal CVD method (e.g.,

30

a plasma-enhanced chemical vapor deposition method (a PECVD method) or a low-pressure chemical vapor deposition method (an LPCVD method)) or a vapor deposition method. Note that without limitation to amorphous silicon, polycrystalline silicon may be used.

5 [0038] Next, an impurity silicon film 14 to which an impurity is introduced is formed over the amorphous silicon film 13. Since the amorphous silicon layer 13 in the lower layer is also formed to be flat, here, the impurity silicon film 14 can be formed by a spin coating method or a droplet discharge method. Note that the impurity silicon film 14 may be formed by a normal CVD method (e.g., a plasma-enhanced chemical vapor
10 deposition method (a PECVD method) or a low-pressure chemical vapor deposition method (an LPCVD method)) or a vapor deposition method.

[0039] Next, a metal layer 15 is formed over the impurity silicon film 14. In general, a metal layer is formed by a sputtering method or the like. However, since the impurity silicon layer 14 in the lower layer is formed to be flat, here, the impurity silicon film 14
15 can be formed by applying a conductive material liquid by a spin coating method or a droplet discharge method.

[0040] Lastly, the metal layer 15 and the impurity silicon layer 14 over the gate electrode 11 are removed by etching or the like, and a drain region 151 and a source region 152 are formed; thus, a bottom-gate transistor is completed.

20 [0041] According to Embodiment 1, the transistor has a stacked structure of flat layers as compared to the conventional bottom-gate transistor, so that the method is suitable for a method for manufacturing a transistor which is applied to a device requiring flatness, such as a liquid crystal display.

[0042] Further, according to Embodiment 1, a groove portion is provided in a substrate
25 and then a conductive pattern is formed with a conductive material, so that a method for manufacturing a bottom-gate type semiconductor device can be provided, in which large-scale facilities are not used, an amount of a conductive material liquid to be used can be reduced, and a conductive pattern can be formed with high performance and high accuracy.

30 [0043]

[Example] A semiconductor device was formed by the method according to Embodiment 1.

[0044] First, a groove portion having a depth of 2 μm and a width of 5 μm was formed by photo-etching in a glass substrate. The groove portion was filled by a droplet discharge method with a liquid in which silver fine particles were dispersed. A conductive material liquid was used as the liquid; specifically, a liquid in which silver fine particles having a particle diameter of 10 nm were dispersed in α -Terpineol (produced by Vacuum Metallurgical Co., Ltd., product name: Perfect Silver) was used. Next, this substrate was baked at 300 $^{\circ}\text{C}$ for 10 minutes. As a result, the liquid applied inside the groove became a silver thin film having a thickness of 2 μm and a width of 5 μm ; thus, a conductive pattern to be a gate electrode having extremely high flatness was formed.

[0045] Next, a xylene solution of 10 wt% polysilazane was spin-coated at a rotation rate of 1500 rpm over the substrate to form an application film. After the application film was subjected to heat treatment at 70 $^{\circ}\text{C}$ for 10 minutes in a reduced pressure atmosphere in order to remove the solvent, heat treatment was performed at 300 $^{\circ}\text{C}$ for 30 minutes, and a gate insulating film was formed. The film thickness of the insulating film was within a range of 98 ~ 106 nm; thus, a flat insulating film having extremely uniform thickness was formed.

[0046] Following the insulating film, after an amorphous silicon film, an N^+ -type doped silicon film, and an electrode layer were formed in a normal formation process of a thin film transistor, patterning of source and drain regions was performed by a photo-etching step. As a result, a thin film transistor having extremely high flatness was manufactured.

[0047] <Embodiment 2> Embodiment 2 relates to a method for manufacturing a bottom-gate transistor, in which after a groove is provided in a substrate, a conductive material liquid is easily filled in the groove by providing a hydrophilic conductive film formation region and a liquid repellent conductive film formation region. Hereinafter, in Embodiment 2, one example employing a liquid repellent material will be described as a specific example. Note that FIG. 2 illustrates cross-sectional views of manufacturing steps in Embodiment 2.

[0048] Step of forming a groove (ST11)

First, the groove portion 101 is formed in a region of the substrate 10, which

corresponds to a gate electrode. Since the step of forming a groove is similar to that described in Embodiment 1, description is omitted.

[0049] Step of forming a liquid repellent material (S12)

After forming the groove portion 101, a liquid repellent material 30 is provided over the entire surface of the substrate 10 including this groove portion 101. The liquid repellent material 30 is a material having liquid repellency to a conductive material liquid with which the groove is filled in formation of a conductive pattern, and is decided in accordance with the conductive material liquid. For example, in the case where the conductive material liquid in which silver fine particles are dispersed in an organic solvent is used, liquid repellent fluoroalkylsilane (hereinafter referred to as "FAS".) is used as the liquid repellent material 30. When FAS is used, a self-assembled film is formed in such a manner that each compound is aligned so that a fluoroalkyl group is positioned over a surface of a silicon substrate; therefore, a uniform liquid repellent material film can be formed on the surface of the substrate. As such FAS, fluoroalkylsilane such as heptadecafluoro-1,1,2,2-tetrahydrodecyltriethoxysilane, heptadecafluoro-1,1,2,2-tetrahydrodecyltrimethoxysilane, heptadecafluoro-1,1,2,2-tetrahydrodecyltrichlorosilane, tridecafluoro-1,1,2,2-tetrahydrooctyltriethoxysilane, tridecafluoro-1,1,2,2-tetrahydrooctyltrimethoxysilane, tridecafluoro-1,1,2,2-tetrahydrooctyltrichlorosilane, or trifluoropropyltrimethoxysilane can be used. One of these compounds or combination of a plurality of these compounds can be used. A self-assembled film of FAS is formed in such a manner that a compound of FAS and the substrate 10 are put in the same airtight container and left for several days at a room temperature. Alternatively, a self-assembled film of FAS can be formed in such a manner that the airtight container is kept at a temperature of approximately 100 °C for approximately 3 hours.

[0050] Step of changing into hydrophilic property (ST13)

Next, the liquid repellent material 30 inside the groove is changed to be hydrophilic. For example, when ultraviolet light is emitted with a mask formed so as to cover a region other than the groove portion 101, the self-assembled film inside the groove is removed and thus liquid repellency is lost. Liquid repellency of the liquid repellent material may be changed into hydrophilicity by supplying high energy only to the

groove portion 101 by laser light. In this step, the surface of the substrate is adjusted to be liquid repellent and the inside of the groove is adjusted to be hydrophilic.

[0051] Step of forming a conductive pattern (ST14 ~ ST15)

Next, in a manner similar to Embodiment 1, the conductive material 111 is discharged
5 from a liquid spray device (e.g., the inkjet head I/J) into the hydrophilic groove portion 101, so that the groove portion 101 is filled with the conductive material liquid 111. The treatment itself is similar to that in Embodiment 1; therefore, the detailed description is omitted. Note that here, because the periphery of the groove is liquid repellent and the inside of the groove is hydrophilic, even if a discharge direction of a
10 droplet discharge method is disordered or the attached material liquid leaks into the periphery of the groove due to a shallow groove, the liquid material is collected to the groove because of the liquid repellency and the hydrophilicity of the surface.

[0052] Step of forming a device (ST16)

When the conductive pattern 11 is formed, a bottom-gate transistor including this as a
15 gate electrode is manufactured by a known method. Specifically, the method is similar to that in Embodiment 1; therefore, description is omitted.

[0053] According to Embodiment 2, effects similar to those in Embodiment 1 are obtained; further, because the periphery of the groove is liquid repellent and the inside of the groove is hydrophilic, even if a discharge direction of a droplet discharge method
20 is disordered or the attached material liquid leaks into the periphery of the groove due to a shallow groove, the liquid material is collected to the groove because of the liquid repellency and the hydrophilicity of the surface. Accordingly, the material liquid can be accurately collected inside the fine groove.

[0054]

25 [Example] A semiconductor device was formed by the method according to Embodiment 2.

[0055] First, a groove portion having a depth of 1 μm and a width of 20 μm was formed by photo-etching in a glass substrate. Then, this glass substrate and 0.5 ml of tridecafluoro-1,1,2,2-tetrahydrooctyltriethoxysilane were put in the same airtight
30 container, the entire system was heated at 120 $^{\circ}\text{C}$ for 40 minutes, and thus a self-assembled film having liquid repellency was formed on the entire surface of the

substrate. Next, a region of the self-assembled film, which corresponds to the groove portion, was irradiated with ultraviolet light of 172 nm at 10 mW for 10 minutes, so that the self-assembled film corresponding to the groove portion was selectively removed. Thus, the surface of the substrate, where a groove was not formed, had higher liquid repellency than the groove portion. In this state, the groove portion was filled by a droplet discharge method with the material liquid in which silver fine particles were dispersed. After filling, heat treatment was performed at 300 °C for 5 minutes. As a result, a conductive pattern having extremely high flatness was formed.

[0056] Next, a xylene solution of 10 wt% polysilazane was spin-coated at a rotation rate of 1500 rpm over the substrate to form an application film. The application film was subjected to heat treatment at 70 °C for 10 minutes in a reduced pressure atmosphere in order to remove the solvent. After that, heat treatment was performed at 300 °C for 30 minutes, and a gate insulating film was formed. The film thickness of the insulating film was within a range of 98 ~ 106 nm; thus, a flat insulating film having extremely uniform thickness was formed.

[0057] Following the insulating film, after an amorphous silicon film, an N⁺-doped impurity silicon film, and an electrode layer were formed in a normal semiconductor process, patterning was performed. As a result, a thin film transistor having extremely high flatness was manufactured.

[0058] <Embodiment 3> Embodiment 3 relates to a method for manufacturing a bottom-gate transistor, in which after a groove is provided in a substrate, the groove is easily filled with a conductive material liquid with the use of a resist remaining after etching as an assistant means. FIG. 3 illustrates cross-sectional views of manufacturing steps in Embodiment 3.

[0059] Step of forming a groove (ST21 ~ ST23)

First, the groove portion 101 is formed in a region of the substrate 10, which corresponds to a gate electrode. Treatment in the step of forming a groove is substantially the same as that in Embodiment 1; the different point is that a resist material remaining after etching is left without washing and that the conductive material liquid 111 is discharged into the groove portion 101 above the resist material. The resist material is removed after the conductive pattern 11 is formed. That is, the resist

remaining after etching forms a sidewall, which extends from the groove portion 101, and a state is obtained in which a deep groove portion is substantially formed. Accordingly, a situation in which the attached material liquid leaks into the periphery of the groove portion due to a shallow groove portion does not occur, and the groove portion is accurately filled with the material liquid. Further, since the resist material is normally an organic material, it is more preferable in formation of a conductive pattern that liquid repellency treatment is performed.

[0060] Specifically, the liquid repellency treatment can be performed by plasma treatment. For example, reduced pressure plasma treatment or atmospheric plasma treatment can be given in which a gas including fluorine or a fluorine compound is used as an introduced gas, and plasma is emitted in a reduced pressure atmosphere or a normal air atmosphere including a fluorine compound and oxygen. As a gas including fluorine or a fluorine compound, CF_4 , SF_6 , CHF_3 , or the like can be given. According to this plasma treatment, a surface of an organic material is preferentially made liquid repellent, so that an opening portion of the resist, that is, the inside of the groove portion remains to be hydrophilic. Thus, the outside of the groove portion can be made more liquid repellent than the groove portion, and a conductive pattern can be formed more accurately.

[0061] Step of forming a conductive pattern (ST14 ~ ST15) and step of forming a semiconductor device (ST16)

Next, as in Embodiment 1, the conductive material 111 is discharged from a liquid spray device (e.g., the inkjet head I/J) into the hydrophilic groove portion 101, and the groove portion 101 is filled with the conductive material liquid 111. Further, when the conductive pattern 11 is formed, a bottom-gate transistor having this as a gate electrode is manufactured by a known method. These steps are considered to be similar to those in Embodiment 1; therefore, description is omitted.

[0062] According to Embodiment 3, effects similar to those in Embodiment 1 are obtained and a groove which becomes equivalently deep is filled with a conductive material liquid; accordingly, the material liquid can be accurately collected inside the fine groove.

[0063]

[Example] A semiconductor device was formed by the method according to

Embodiment 3.

[0064] First, after a resist having an opening portion in a portion of a groove formation region was formed over a glass substrate, a groove portion having a depth of 4 μm and a width of 8 μm was formed by photo-etching. After the formation of the groove portion, the photoresist was used again, so that a resist film having a thickness of 2 μm was left. In this state, the groove was filled with a silver fine particles dispersion liquid by the method of Example 1. After filling, heat treatment was performed at 130 $^{\circ}\text{C}$ for 20 minutes, the resist film was removed, and the substrate was baked at 320 $^{\circ}\text{C}$ for 10 minutes. As a result, a conductive pattern with extremely high flatness was formed.

[0065] A xylene solution of 10 wt% polysilazane was spin-coated at a rotation rate of 1500 rpm over the substrate to form an application film. The application film was subjected to heat treatment at 70 $^{\circ}\text{C}$ for 10 minutes in a reduced pressure atmosphere in order to remove the solvent. After that, heat treatment was performed at 300 $^{\circ}\text{C}$ for 30 minutes, and a gate insulating film was formed. The film thickness of the insulating film was within a range of 98 ~ 106 nm; thus, a flat insulating film having extremely uniform thickness was formed.

[0066] Following the insulating film, after an amorphous silicon film, an N^+ -doped silicon film, and an electrode layer were formed in a normal process, patterning was performed. As a result, a thin film transistor having extremely high flatness was manufactured.

[0067] <Embodiment 4> Embodiment 4 relates to a display device utilizing the device manufactured in any of the above embodiments.

[0068] FIG. 5 illustrates a connection diagram of a display device 1 in this embodiment. The display device of this embodiment includes, in each pixel region, a light-emitting layer OLED which can emit light by electroluminescence, and a storage capacitor C storing current for driving it, and further, devices, here, thin film transistors T1 and T2, manufactured by the manufacturing method of the present invention are provided. A selection signal line Vsel is supplied from a driver region 2 to each of the pixel regions. A signal line Vsig and a power supply line Vdd are supplied from a driver region 3 to each of the pixel regions. When the selection signal line Vsel and the signal line Vsig

are controlled, a current program is performed on each of the pixel regions, and light emission of the light-emitting portion OLED is controlled.

[0069] Note that the above driver circuit is one example of a circuit in the case where an electroluminescent element is used as a light-emitting element, and another circuit structure can also be employed. Further, a liquid crystal display element can be used as a light-emitting element when a circuit structure is changed in various ways.

[0070] <Embodiment 5> Embodiment 5 relates to an electronic appliance employing the device manufactured in any of the above embodiments.

[0071] The semiconductor device manufactured by the manufacturing method of the present invention can be applied to a variety of electronic appliances. Examples of electronic appliances to which a display panel 1 can be applied are illustrated in FIG. 6.

[0072] FIG. 6(a) is an application example to a cellular phone; the cellular phone 30 includes an antenna portion 31, an audio-output portion 32, an audio-input portion 33, an operation portion 34, and the display panel 1 of the present invention. Thus, the display device of the present invention can be used for a display portion.

[0073] FIG. 6(b) is an application example to a video camera; the video camera 40 includes an image reception portion 41, an operation portion 42, an audio-input portion 43, and the display device 1 of the present invention. Thus, the display device of the present invention can be used for a viewfinder and a display portion.

[0074] FIG. 6(c) is an application example to a portable personal computer; the computer 50 includes a camera portion 51, an operation portion 52, and the display device 1 of the present invention. Thus, the display device of the present invention can be used for a display portion.

[0075] FIG. 6(d) is an application example to a head mounted display; the head mounted display 60 includes a band 61, a storage portion 62 of an optical system, and the display device 1 of the present invention. Thus, the display device of the present invention can be used for an image display source.

[0076] FIG. 6(e) is an application example to a rear projector; the projector 70 includes, in a housing 71, a light source 72, a combining optical system 73, a mirror 74, a mirror, a screen 76, and the display device 1 of the present invention. Thus, the display device of the present invention can be used for an image display source.

[0077] FIG. 6(f) is an application example to a front projector; the projector 80 includes,

in a housing 82, an optical system 81 and the display device 1 of the present invention, and can display an image on a screen 83. Thus, the display device of the present invention can be used for an image display source.

[0078] Without limitation to the above examples, the manufacturing method of a device of the present invention can be applied to any electronic appliances. For example, other than these examples, a facsimile machine with a display function, a viewfinder of a digital camera, a portable TV, a DSP device, a PDA, an electronic notebook, an electronic billboard, a commercial display, or the like can be given.

[0079] In particular, the device manufactured by the manufacturing method of the present invention has a stack structure of flat layers; therefore, it is suitable for a method for manufacturing a semiconductor device in a device such as a liquid crystal display.

[0080]

[Effect of the Invention] As described above, according to the method of the present invention, a groove is provided in a substrate and then a conductive pattern is formed with a liquid conductive material, so that a method for manufacturing a bottom-gate type semiconductor device can be provided, in which large-scale facilities are not used, an amount of the conductive material can be reduced, and a conductive pattern can be formed with high performance and high accuracy.

[Brief Description of the Drawings]

[FIG. 1] Cross-sectional views of manufacturing steps of a bottom-gate transistor according to Embodiment 1 of the present invention.

[FIG. 2] Cross-sectional views of manufacturing steps of a bottom-gate transistor according to Embodiment 2 of the present invention.

[FIG. 3] Cross-sectional views of manufacturing steps of a bottom-gate transistor according to Embodiment 3 of the present invention.

[FIG. 4] Cross sectional views of bottom-gate transistors formed by conventional methods; FIG. 4(a) is an example of a layer structure of a channel stop type, and FIG. 4(b) is an example of a layer structure of a channel etched type.

[FIG. 5] A connection diagram of a display device according to Embodiment 4.

[FIG. 6] Examples of electronic appliances according to Embodiment 5; (a) is an application example of the display panel of the present invention to a cellular phone, (b) is an application example of the display panel of the present invention to a video camera,

(c) is an application example of the display panel of the present invention to a portable personal computer, (d) is an application example of the display panel of the present invention to a head mounted display, (e) is an application example of the display panel of the present invention to a rear projector, and (f) is an application example of the display panel of the present invention to a front projector.

[Reference Numerals]

I/J ... inkjet head (liquid spray device)

10 ... substrate

11 ... gate electrode (conductive pattern)

10 12 ... insulating film

13 ... amorphous silicon film

14 ... impurity silicon film

15 ... metal layer

20 ... resist

15 30 ... liquid repellent material

101 ... groove portion

111 ... conductive material

Continued from the front page

20	(51) Int. Cl. ⁷	Identification Symbol	FI	Theme Code (Reference)			
	H 01 L 29/423		H 01 L 21/88	J			
	29/49						
	F term (Reference)	2H092	JA26	JA37	JA47	KA20	KB06
25			MA10	MA13	MA17	NA27	PA01
		4M104	AA09	BB02	BB04	BB05	BB07
			BB08	BB14	BB17	BB18	CC05
			DD21	DD46	DD51	DD78	FF01
			GG09	HH12			
30		5F033	GG04	HH00	HH07	HH08	HH13
			HH14	HH18	HH19	HH21	NN01

		PP26	QQ00	QQ53	QQ73	VV06
		VV15	XX01			
	5F110	AA16	AA18	BB01	CC07	DD02
		DD03	DD05	DD21	EE02	EE03
5		EE04	EE41	EE48	FF02	FF03
		FF21	FF30	FF32	GG02	GG13
		GG15	GG41	GG45	GG47	HK02
		HK09	HK21	HK31	HK33	HK35
		HK37	QQ19			
10						